

TDX-STEP テスタビリティ解析アドバイザー

TDX-STEP はテスタビリティ解析とテストカバレッジ向上プログラムです。スタティックモードはトラディショナル SCOAP テスタビリティ解析数と様々なパストレーシング技術を使って問題領域を指摘します。ダイナミックモードは特定のベクタセットを適用した時におきる回路動作を解析します。どこでフォルトアクティビティを見つけられ、どこで故障影響のブロックをしているかを解析した後、適用するベクタがすばやく故障検出率を改善するように提案します。

スタティックテスタビリティ解析/TDX - TAP

- ・可制御性 / 可観測性問題を持つネットを確認する時にトポロジベース手法を使用
- ・複雑に順序する入力が必要とする小規模だが複雑な回路構成等を発見するのに有効

インタラクティブモード

- ・回路解析モードはインタラクティブで動作
可制御性 / 可観測性を持つネット、イニシャライズできないネット、出力ピンへのパスがないロジック、コンビネーションループ、アンドリブネット、モノステーブル、クロスカップルラッチ、非同期リッブルロジックの等発見
- ・特定のフォワード/バックパスとフリップフロップクロックとデータパスをトレース可能
- ・DFT と別のテストコントロール入力とテストオブザーベーション出力とスキャンを特定

ダイナミックテスタビリティ解析/TDX-STEP、ルールチェック (what if モード)

- ・与えられたテストベクタセットのフォルトシミュレーション動作時に集められた故障影響ビジュビリティインフォメーションを使用し各フォルトフリー、フォルト回路の状態で収集、TPO リストに付け加えられる各ネットの為の検出率改善見積
- ・回路の TPO の付加は通常 1 ピンの付加要求、故障影響のプロパーゲーションをブロックするロジックゲートは別のテストコントロール入力最適化要求
パーシャルスキャンチェーンに含まれるべきであるフリップフロップを明確化
- ・ブロックインフォメーションは実際に回路を制限するテストベクタを改善する方法で問題領域を明確にする為に使用、スキャンモディフィケーションの必要性を判断
フリップフロップがスキャンチェーンにより起こるスキャン設計ルール違反を発見
- ・フルレンジの回路プリミティブディレイや FSIM によってサポートされている状態などをサポート(同期回路、スキャン、ノンスキャン等)
- ・バーチャリーオートマテックな TPO オプションは 1 つの TPO を付け加える事によって見つけられない stack at フォルト数を最大で半減
- ・設計早期での DFT 付加が容易、仕様がシリコンになる前のテスト設計で最も効果

株式会社アイヴィス

〒240-0005 横浜市保土ヶ谷区神戸町 134 横浜ビジネスパーク 11F
TEL:(045)332-5381(代) FAX:(045)332-5391 email: info@ i-vis.co.jp

