

TDX-IDDQ テスト生成 / フォルトシミュレータ

TDX-IDDQ は CMOS 回路の電流測定によってテストされるフォルトシミュレータです。電流モニタリング（通常は IDDQ カリーケージテストと呼ばれる）は殆どのトランジスタショートが IC のパワーサプライターミナルで見つけられる為、重要なテスト方法となってきました。この測定方法は結果的に全てのネットをテスト生成用の主要な出力にします。少量の電流測定は非常に高い故障検出率をもたらします。多くの回路では 10-50 の電流ストロープで 95%以上の起こり得る故障を見つけることができます。

自動ベクタセレクト

- ・高い IDDQ 故障検出率を得る為に電流測定を実施必要な特定のテストベクタを選択
- ・フォルトフリー回路に過度電流が流れているかどうかの回路状態の完全なテストを実施
過度電流はバスのロジックパリュの矛盾、反対のパリュによる信号によって生じるブルアップ/ブルダウン、フローティングネットやバスにより押し進められる事によって発生
- ・測定どのベクタが特定の状況に陥っているのかを明確に指示
特定のベクタ、ポイントでストロープ、選択ベクタに分配された検出率をレポート
インタラクティブにベクタをストロープリストに付加する事が可能

プログラマブルショートフォルトモデル

- ・完全にプログラム可能なトランジスタショートモデルをサポート
- ・フォルトモデルは回路プリミティブ、マクロセル、Verilog UDP、リッジングフォルト、特定のゲートやセルの選択に使用可能
- ・フォルトモデルライブラリはトランジスタ毎に 6 つのショートを検出
- ・QUIETEST ペーパー (ICCAD'90) Weiwei Mao, et al に記されているゲート、ソース、ドレイン、バルクターミナルの各トランジスタ内でコンビネーション可能なショートを含む、フォルトモデルは弱いトランスミッションゲートを詳細に示すために使用可能

TDX-FSIM、TDX-ATG との併用及び相互作用

- ・stuck at 0/1、トランジスタショートカパレージをレポートする為に FSIM と併用し回路中で起きる全てのオープン/エクセシブプロバゲーションディレイによる故障を発見
- ・機能的にはテスト合格するエクセシブディレイ漏れによる故障寸前の IC を発見
- ・ATG は存在するテストベクタと IDDQ を組合わせて見つけられなかった IDDQ フォルトの付加を生成するために有効的に使用
- ・ATG をビルトインプリミティブとユーザーディファインマクロセル上で活性化を計る為に使用する事によって余分な電流が流れている事がテスト上で故障として目に見えるので活性化を与えているパリュはすぐに IDDQ ショートを発見可能

株式会社アイヴィス

〒240-0005 横浜市保土ヶ谷区神戸町 134 横浜ビズネットパーク 11F
TEL:(045)332-5381(代) FAX:(045)332-5391 email: info@i-vis.co.jp

