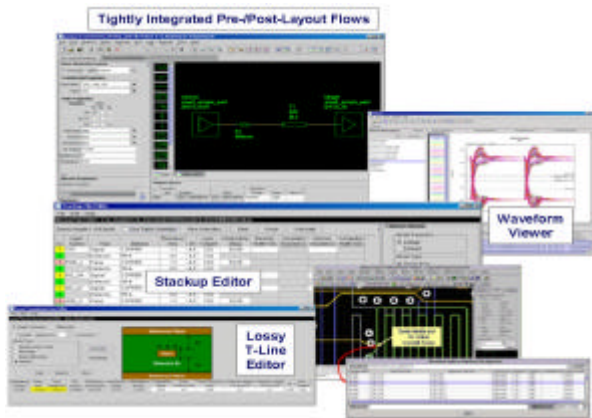


高性能システム・シグナル・インテグリティ解析ツール Quantum-SI



概要

今日の高速 ASIC およびインタフェース技術はパフォーマンスを劇的に改善しましたが、高い動作周波数および高速化が進んでいるエッジレートは、システムノイズとタイミング・マージンを著しく低下させます。低い動作周波数のシステムでさえ、今日の高速エッジレートの影響には弱いといえます。プロセス、電圧、温度における変化と同様に、反射、クロストーク、同時スイッチングノイズ、シンボル間干渉は、波形品質およびシステム・タイミング・マージンに悪影響を及ぼします。

統合シグナル・インテグリティ、クロストーク、タイミング解析においてこれらのクリティカルな問題に対処する製品への SiSoft 社のユニークなアプローチは、システムレベルマージンに関する波形品質、クロストーク、タイミングの複合的な影響をかつてない精度で予測します。

・最新の高速度インタフェース技術を製品へ統合するリスクを低減します。

・パーツの削除、基板層の縮小、より安価なパーツの使用によりマージンを効率良く割り付け、生産コストを抑えて複雑性を緩和します。

Quantum-SI は、シングルエンド及びディファレンシャル・シグナリングのサポート、大規模マルチボード・データベースの抽出、フローティングランド、HSPICE 及び IBIS のミックスモデル、正確な波形およびアイ・ダイアグラム処理、同期/ソース同期インタフェースのスタティックタイミング解析、解空間解析、複数の結果表示、ディープ・スティミュラス・パターン、S パラメータ等の高度な特徴を備えています。

製品の主な特徴

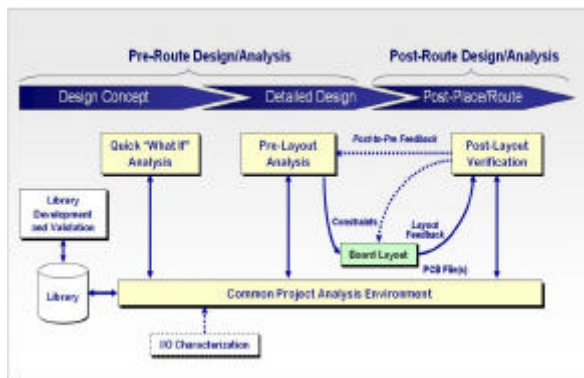
- システムレベルノイズおよびタイミング・マージンをかつてない精度で予測
- 正確な波形およびアイ・ダイアグラム処理
- 徹底的な解空間解析
- HSPICE を用いてシームレスな統合
従来の解析サイクルを数週間短縮
- 1 つの製品および 1 つのデザイン・フローに統合されたシグナル・インテグリティおよびタイミング解析
- プリ・レイアウト及びポスト・レイアウトの共通フロー
- デザイン解析再利用

プラットフォーム

Quantum-SI : Windows2000/XP

クリティカルな SI 問題への対処

Quantum-SI は、ライブラリ開発、評価、キャラクター化を含むシグナル・インテグリティ、タイミング、クロストークを共通の環境へ統合する、プリ・レイアウトおよびポスト・レイアウト解析を提供します。



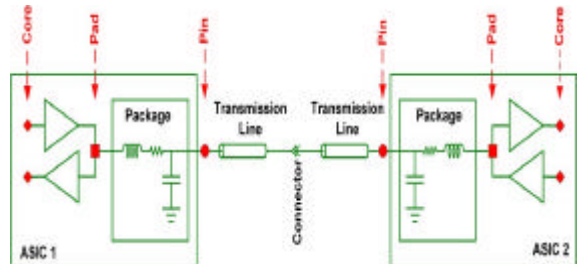
初期のアーキテクチャ段階で始まり、ポスト・レイアウト検証を通して移動する全デザインサイクルを通じて、波形品質およびタイミング問題に迅速かつ徹底的に対処します。設計プロセスのより早い段階で問題が識別され解決されるので、余分なコストをかけず、簡単に問題解決出来ます。

Quantum-SI は、pre-route 及び post-route フロー間でデザインキャプチャ及びシミュレーションセットアップに影響します。これにより、コンセプト開発から詳細なインプリメンテーションまでの、解析セットアップおよび関連結果の整合性が保証されます。

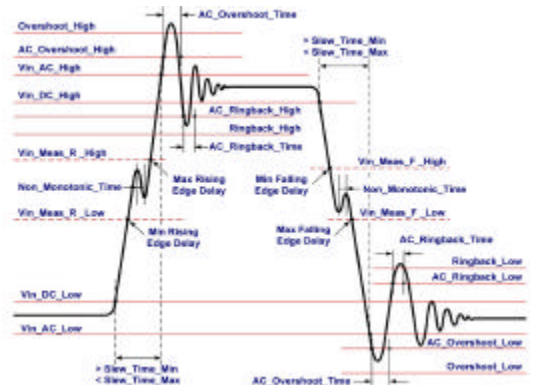
SiSoft 社の製品は、クリティカルな I/O セレクション、デカップリング、タイミング必要条件を ASIC/IC/FPGA コンポーネント開発プロセスにドライブするため、関連するシステムレベルのインターコネクトでの I/O バッファを解析するために使用されます。

方法論

SiSoft の Core-to-Core 方式は、シグナル・インテグリティ、出力バッファの入力から入力バッファの出力までのタイミング、全ての電気的なインターコネクトを解析するための、形式化されたプロセスを提供します。



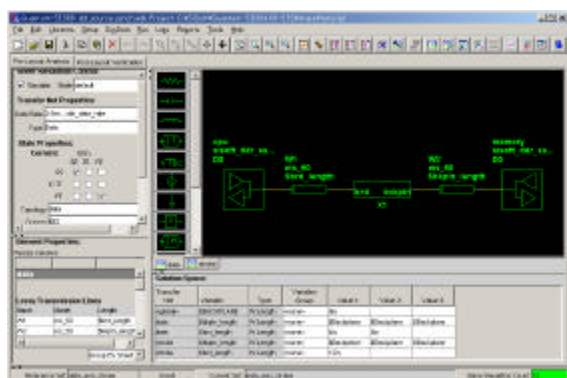
最も正確な波形およびアイ・ダイアグラム処理を利用して、デバイスプロセス、システム環境および解空間全体のインタフェース解析を行います。波形品質およびタイミング・マージンを決定するために各波形のエッジは最高 18 レベルで解析されます。



波形はスタティックおよびダイナミック・オーバシュート、リングバック、単調性、論理レベル・ノイズマージン、アイ・ダイアグラムプロパティを抽出しタイミング解析用のスイッチングしきい値データを取り込むスルーレートのために、解析できます。スタティックタイミング解析は、セットアップを決定し、マージンを保持するために処理されたデータ上で行います。

プリ・レイアウト解析

Quantum-SI は、システムレベルインターフェース・コンフィギュレーション(SDRAM、SRAM、PCI、AGP 等)を取り込み解析するために直感的なグラフィカル・ユーザ・インターフェースを提供します。プリ・レイアウト解析環境は、プロセスの解空間全体の複雑なインターフェース、電圧、温度、トポロジ、長さ、終端、ポピュレーション、パーツ変更、ボード、パッケージ、コネクタおよびケーブル用のレイアウト制約を生成するためのカップリングをセットアップし解析する機能を提供します。

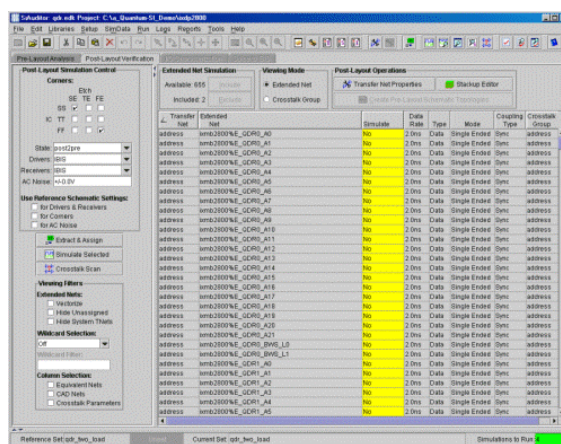


プリ・レイアウト解析は、バス・ターンアラウンド及びフローティンググラウンドのサポートを含む、同期/ソース同期、クロックリカバリ・インターフェースのために、クリティカルなインターフェース・トポロジ、終端方式、I/Oバッファセレクションの定義および解析を可能にします。

ポスト・レイアウト検証

ポスト・レイアウト検証フローでは、Quantum-SI は、システムレベルインターフェース・インプリメンテーション用の波形品質、タイミングおよびクロストークを検証します。

フィジカルデザインは、データベースのあらゆる組合せに対応するよう Allegro、PowerPCB、Board Station、Expedition PCB から抽出、解析されます。ポスト・レイアウト環境は、波形品質、タイミングおよびクロストークを検証するために、シングル/マルチボード・コンフィギュレーション用の複雑なインターフェース・インプリメンテーションを設定及び解析する機能を解空間全体に提供します。



HSPICE インテグレーション

Quantum-SI には独自の SPICE/IBIS シミュレーション・エンジンがあり、HSPICE を必要としません。しかし、殆どの Quantum-SI 製品群は HSPICE シミュレーション・エンジンへのシームレスなインターフェースも提供します。それら製品群は HSPICE をネイティブ・シミュレーション・エンジンとして利用することも可能であるので、HSPICE/IBIS シミュレーションのためのシームレスなサポートを提供します。Quantum-SI は、自動的に適切な SPICE ネットリストを生成、実行し、波形品質とインターコネクタ・ディレイのシミュレーション結果を処理します。

IBIS,HSPICE のシームレスサポート

Quantum-SI は、拡張された IBIS シンタックスを通して、HSPICE と IBIS モデル両方をサポートします。これにより、サポートされている HSPICE エレメントの他にトランジスタ・レベルとピヘビア (IBIS) モデルを用いたシミュレーションが可能となります。

データ解析再利用

デザイン解析再利用は、異なるフィジカル・インプリメンテーションにおいて、またプリ・レイアウトおよびポスト・レイアウト解析間で、インプリメンテーション内部のデザイン解析環境を再利用する機能として定義されます。SiSoft 社の製品群は、トランスファ・ネットを利用することによって解析の再利用が可能です。

トランスファ・ネットリスト

トランスファ・ネットは、独立したネットワーク記述インプリメンテーションであり、Quantum-SI のプライマリ・データ・ストラクチャとしての機能を提供します。コンセプトはネットクラスと類似していますが、コンポーネント・コネクティビティ、コンポーネント・トランスファ、動作周波数、測定ポイントの重要な情報が含まれています。トランスファ・ネット構造は、プリ・レイアウトとポスト・レイアウトのタイトなインテグレーションの要であり、デザイン解析再利用に役立ちます。

PCB レイアウトのサポートフォーマット

Cadence : Allegro

Mentor : Boad Station, Expedition, PADS

Altium : P-CAD

特徴

- ・統合シグナル・インテグリティおよびスタティック タイミング解析を備えた Core-to-Core 方式
- ・正確な波形およびアイ・ダイアグラム処理：タイミング/波形品質のために各シミュレーションエッジを解析
- ・フローティンググランド解析
- ・同期/ソース同期、クロックリカバリ・インタフェースの解析
- ・自動バス・ターンアラウンド解析
- ・HSPICE シミュレーションエンジンと統合：HSPICE および IBIS モデルをシームレスにサポート
- ・ファームを計算するバッチサブミッション
- ・無損失及び損失伝送線を備えたシングルエンド及びディファレンシャル・シグナリング解析
- ・マルチ・ギガビット・シグナリング/S パラメータ
- ・複数のレイアウト・システムから大規模マルチボード・データベースを適用
- ・徹底的な解空間解析：長さ、終端、データパターン、素子変更、プロセスのポピュレーション、電圧、etch/silicon の温度コーナ
- ・プリ・レイアウトカップリング解析(2-D フィールドソルバ内蔵)
- ・迅速なホスト・レイアウト・クロストーク・スクリーニング
- ・波形ビューア
- ・デザイン解析再利用
- ・自動ライブラリ検証及び整合性チェック
- ・I/O バッファ自動キャラクタリゼーション
- ・非冗長データ：すべての解析に対するシングルソースデータ
- ・ASCII データベースをオープン
- ・複数の結果表示：高レベルサマリから低レベル詳細レポートへドリルダウン

株式会社アイヴィス

〒240-0005 横浜市保土ヶ谷区神戸町134 横浜ビジネスパークイーストタワー11

TEL:(045)332-5381(代) FAX:(045)332-5391 <http://www.i-vis.co.jp> email: info@i-vis.co.jp