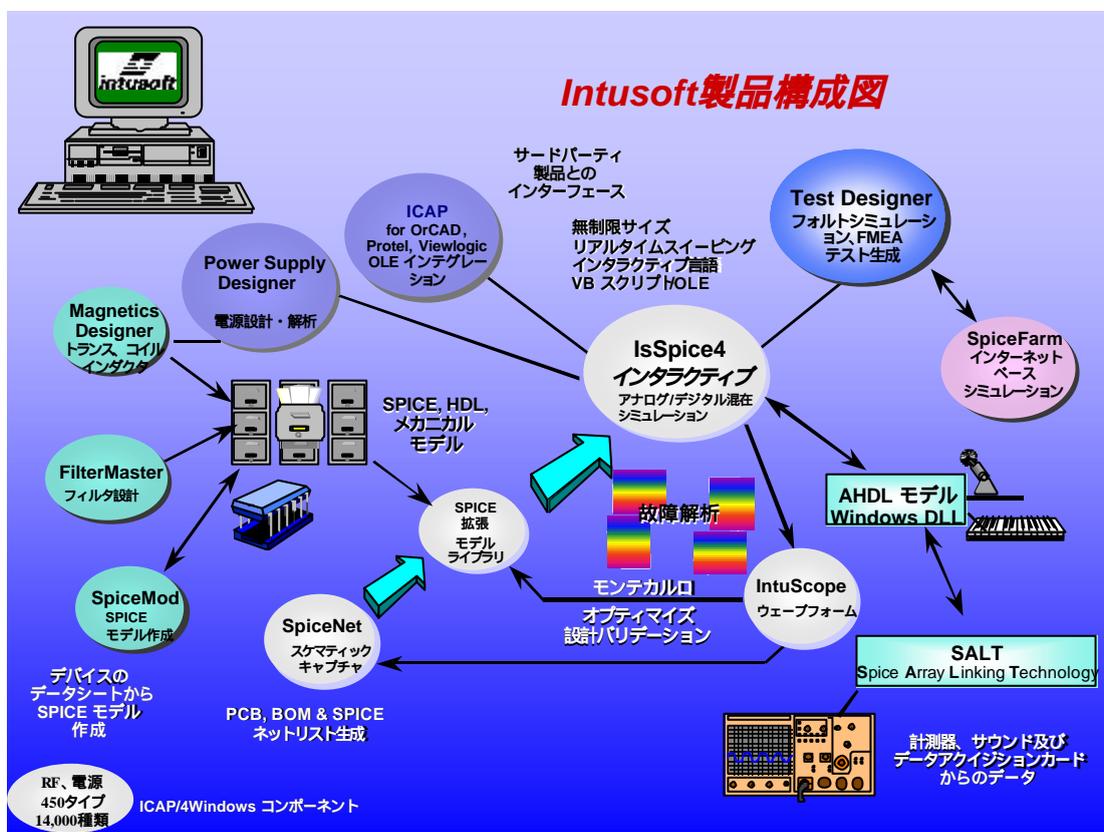




Intusoft 社 Windows 対応アナログ・デジタル混在回路設計ツール

Intusoft 社は 1985 年設立以来、一貫して最先端のアナログ・デジタル混在回路の設計ツールを提供してまいりました。62 カ国 20,000 ライセンス出荷の実績を持ち、Fortune500 に含まれる電気、電子の大手企業の 75% に採用されております。また、Windows 上で動作する AHDL シミュレータ、OLE2 SPICE3 シミュレータ、SPICE モデル(デュアルゲート MOSFET、IGBT、SC

フィルタ、ニューラルネットワーク、デジタルゲート、サーマルモデル、レーザ、バキュームチューブ、RF ピーズ、IBIS 等)の Intusoft 社が業界で初めて製品化、サポートした技術は数多くの市場要求に応えてきました。アナログ・デジタル混在回路設計用 SPICE シミュレータ・ICAP/4 中心とした製品群は洗練されており、全てのレベルの設計者に満足いただけます。



アナログ・デジタル混在回路設計用ツール

ICAP/4 Windows: 高性能/低価格 SPICE シミュレータ

TestDesigner: アナログ・デジタル混在回路用
テスト設計・故障解析ツール

Power Supply Designer : 電源回路設計・解析ツール

モデリング及びモデル作成ツール

Magnetics Designer : トランス、インダクタ、コイル設計

FilterMaster: アクティブ、パッシブ・フィルタ設計

SPICEMod: SPICE モデル作成ツール

AHDL 製品

CMSDK: AHDL モデル開発ツール

SALT: SPICE モデリングインターフェース



Windows 対応アナログ・デジタル混在シミュレータ ICAP/4

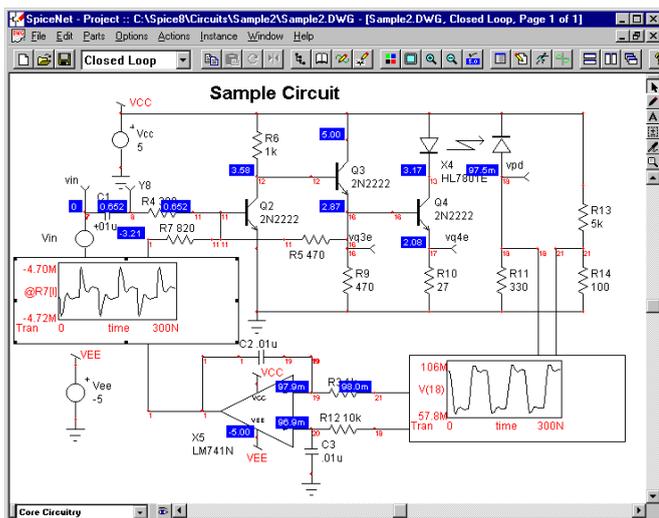
ICAP/4 は、SPICE に基づいた回路設計・解析ツールです。ICAP/4は、回路入力エディタ、アナログ・シミュレータ、豊富なアナログ・シミュレータ、豊富なアナログ・デバイス・ライブラリ、強力なデータ解析ツールを、回路設計環境に統合しています。

回路設計は、一般に回路の挙動を考えながら進めるため、シミュレーションにより回路の挙動を簡単に確認できる環境が望まれています。ICAP/4では、こうしたインタラクティブな操作が可能なユーザ・インターフェイスを実現しているため、設計中の回路を様々な条件下でシミュレーションしながら、回路を効率的に理解し、動作の検証を行うことができます。このツールを使用することにより、基板デバック、回路の再設計にかかるコストを最小限におさえることができます。アナログシミュレータICAP/4は、次の4つの【モジュール】から構成されています。

【SPICE NET】

(アナログ・デジタル混在回路入力エディタ)

アナログ・デジタル混在回路を入力するための回路図エディタです。回路入力エディタは、シミュレータ・エンジン ISSPICE 4 と直結しており、入力した回路の SPICE ネットリストが出力できます。



【PreSPICE】

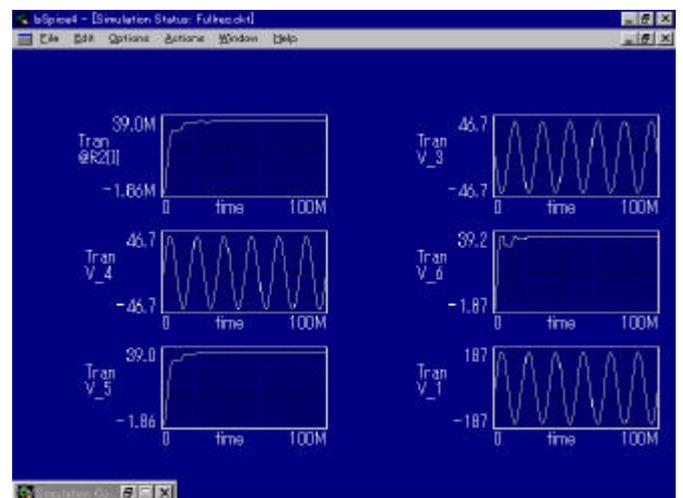
(デバイス・モデル・ライブラリとその解析ツール)

製品には標準で 16,000 種類、最大オプションで 18,000 種類以上の SPICE モデル・ライブラリが付属しています。これらはすべて ASCII ファイルで提供され、ユーザは独自の SPICE モデルをライブラリに追加、シミュレーションに加えることが可能です。

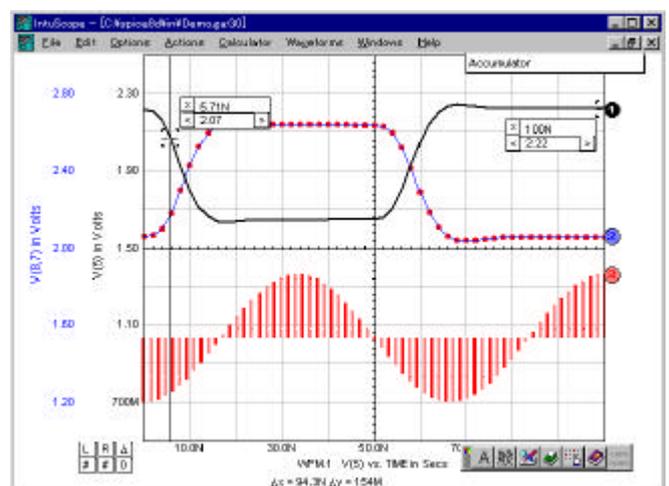
【IsSPICE 4】(アナログ・シミュレータ)

SPICE ベースのシミュレータ・エンジンです。このシミュレータ・エンジンは、他社の SPICE ベースのシミュレータと異なり、リアルタイムで波形を表示する機能や、ブール代数式等との混在シミュレーション、複数の箇所を同時に解析するマルチ解析やブレイクポイント機能をサポートできるように拡張されています。

【IntuScope】(波形解析ツール)



シミュレータ・エンジンから出力された波形を、ユーザが見やすい形で表示できます。波形の解析、操作、表示がシミュレーション結果すべてに対して行えます。



【特 徴】

アナログ・デジタル混在シミュレーション

ICAP/4 は、SPICE ベースの高速シミュレーションで、アナログとデジタル混在回路のシミュレーションができます。加えて、電氣的、物理的、機械的な素子もシミュレーションに加えることが可能です。

インタラクティブなユーザ・インターフェイス

SPICE のネットリスト作成、シミュレーション、波形表示など、回路設計のすべての過程を、図面上からインタラクティブに呼び出すことができます。

32 ビット・ソフトウェア

32 ビット・ソフトウェアとして設計されているため、大きな回路を長時間シミュレーションにかけることができます。

インタラクティブ・シミュレーション・コントロール

プローブ機能

回路上にプローブをセットし、ボルテージ表示、波形表示をポップアップ・ウインドウで表示することが可能です。

リアルタイム波形表示機能

シミュレーション・エンジン IsSPICE4 は、一般の SPICE 系プログラムとは異なり、多くの情報をユーザに提供します。各ノードのボルテージ、各コンポーネントのパラメータ等を、シミュレーション実行中でも表示することが可能です。また、他の条件でのシミュレーション結果も別のウインドウに表示されるので、条件変更の影響を確認しながらシミュレーションが進められます。

シミュレーションのスタート、ステップ、ポーズ、ストップなどは必要に応じて指定できます。プログラムやネットリストの再読み込みを行わなくても、シミュレーションのパラメータを変更することが可能です。

ICL (Interactive Command Language)

シミュレーションにおいてブレーク・ポイントを設定できるためユーザが指定した条件でシミュレーションを一時中断することができます。

インタラクティブ測定

シミュレーション中に、BJT V_{be} 、FET g_m など 150 種類以上のデバイスパラメータをモニタリングすることが可能です。

SPICE 互換性

ICAP/4 のシミュレーション・エンジン IsSPICE4 は、Berkeley SPICE2 または 3 と互換性があります。従って、これらのバージョンと互換性のある回路データは、変更せずシミュレーションできます。

豊富なデバイス・モデル

ICAP/4 は Diode、BJT、JFET、MOSFET など 8,000 種以上のアナログ・デバイス・モデルを備えています。

【ICAP/4 オプション製品】

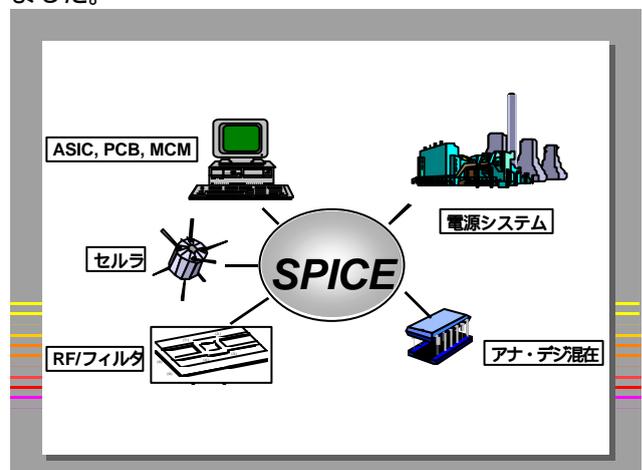
ICAP/4 Windows Power Delux は電源設計に必要なモデルライブラリが付加されています。

AC、DC、トランジェント解析が可能な PWM(Pulse Width Modulation)、ノンリニア、マグネティックコア、トランス、パワーMOSFET、モータコントローラ、レギュレータ等のモデルが含まれています。

スタートアップ・トランジェントのような大電力信号、モデルのステップロード・レスポンス、ストレスの解析が可能です。リニア及びノンリニアのマグネティックを含む回路特性の比較ができます。トランス、コンバータ、フィルタ、コントローラ等の異なる設計アプローチの調査を可能にします。

ICAP/4 Windows RF Delux には 600 種類を超える RF パイポーラトランジスタ、RF ビーズ、PIN ダイオード、MMIC、JFET、パワーMOSFET、GaAS MESFET、カプラ等のモデルが含まれています。

AHDL シミュレーションモデル作成ツールCMSDK
アナログ・シミュレータを使った回路図を作成する上での重要な問題として、研究やプロトタイプで開発したカスタム・アナログ・デバイスのシミュレーション・モデルをどのように用意するかという問題があります。CMSDK(Code Model Software Development Kit は、マイクロソフト社の Visual C++を利用して、デバイスのシミュレーションモデルを作成するツールです。完成したモデルは、個別にテストツールでテストし、DLL (ダイナミック・リンク・ライブラリ) 形式で、ICAP/4 Windows とリンクさせることができます。この画期的なツールにより、どのようなカスタム・アナログ・パーツでもシミュレーションに含めることが可能になりました。



SPICE モデル作成ツール SpiceMod

SpiceModはパーツデータシートから与えられる定数を基に、その素子のSpiceモデルを容易に作成するツールです。主に半導体素子で提供されるダイオード、バイポーラトランジスタ、MOSFET、SCR、IGBTなどのモデルを作成できます。素子によってはサブ回路定義で表現するものもあります。また、ユーザー側で入力数値を変更することでよりリアルな特性のモデルを実現できます。ICAP/4へモデルを登録し特性曲線の確認や実際の設計回路へと応用することが出来ます。

SpiceModを使ってモデルをSpiceNet(Intusoft社

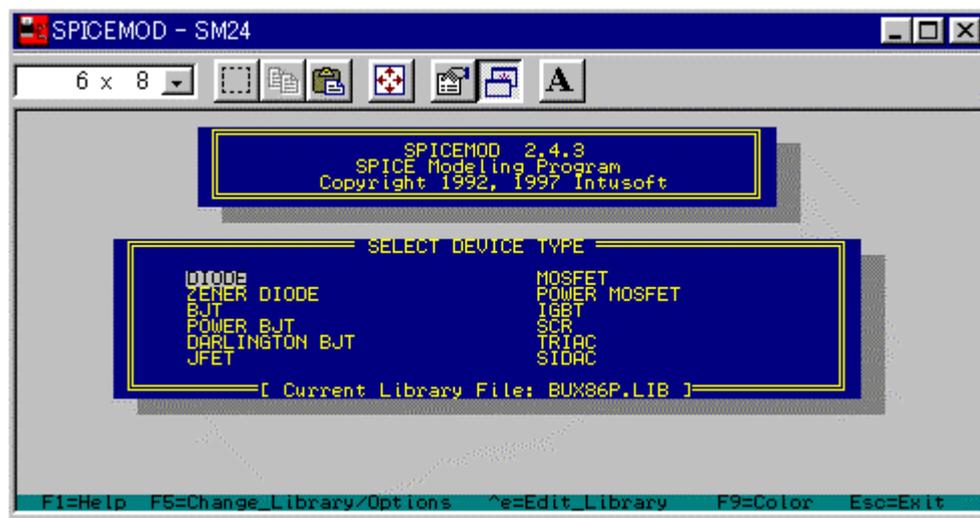
製回路図エディタ)に登録するまでの手順をご説明致します。

1. SpiceModにて新しいモデルの作成

DOSプロンプトを英語版に変えます。

C:\>USと入力して下さい。

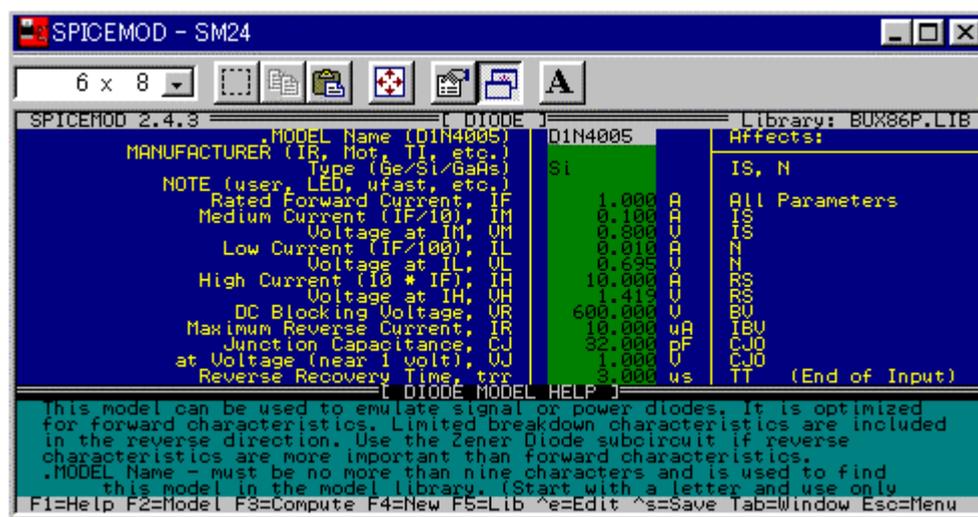
(日本語版DOSに戻す場合はC:\>jpと入力します。)



DOSプロンプトからSpiceModを起動しメインメニュー画面で作成するデバイスを選択します。

カーソルで目的の素子を選択しリターンでパラメータ入力画面に移ります。モデル名と各パラ

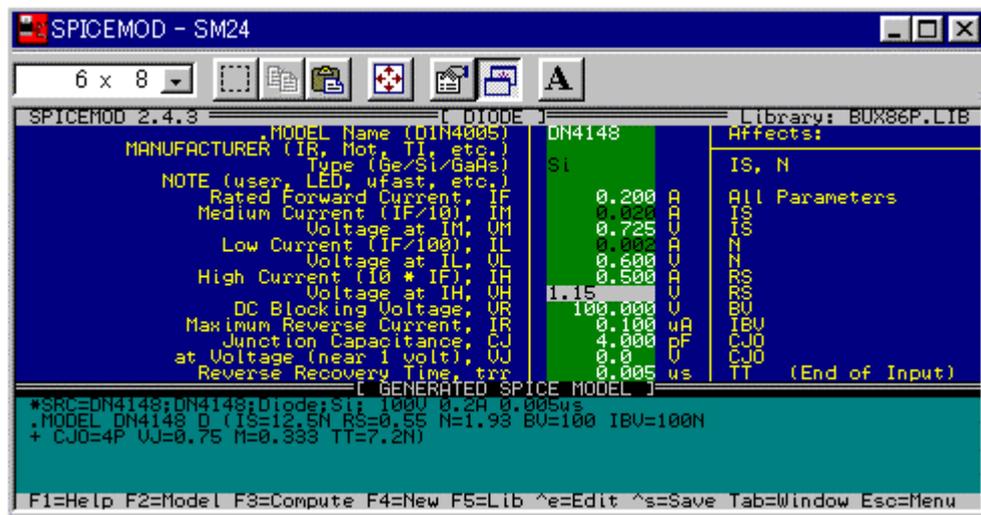
メータを新規で入力して下さい。図の例はダイオードモデルの場合ですが、モデル1N4148のデータシートから特性となる定数(IF, IM, VM, IL Trr)を入力し、Tabキー及びF2を押すとパネルの下部にモデルファイルを抽出します。



パラメータ入力終了したら "F5キー" を押して下さい。モデルを保存するライブラリファイル(.lib)の名前を登録します。名前を登録し "Escキー" を押すと先ほどのパラメータ入力画面に戻りますのでそちらでもう一度 "Escキー" を押して下さい。名前をつけたライブラリファイルにモデルをSaveするかどうか確認す

るメッセージが表示されますので "Yes" を選択し "Enterキー" を押して下さい。

以上の手順が終了すると "Spice8" フォルダの "sm" フォルダ内に新規で作成したモデルライブラリが.libファイルとして登録されます。



2. SpiceNetに登録

新規に作成したモデルが保存されている.libファイルを "sm" フォルダ内から "pr" (通常は C:\spice8\pr) フォルダに移動して下さい。

次にMakeDBをスタートプログラムメニューから起動し "Edit Library" から作成した.libファイルをOpenします。Openするとモデルの名前やパラメータ等が "Parts Browser Information" に表示されます。これらはすべてSpiceModで入力した値です。

次に*SYMをクリックして下さい。ここにはSpiceNetにパーツとして配置するた

めのパーツ名を入力します。はじめは空欄ですので名前を登録し、ApplyボタンをクリックしてSaveして下さい。

最後にCompileボタンをクリックして終了です。(このCompileの作業は "pr" フォルダ内に含まれているすべての.libファイルに対して行います。) 以上の手順で新規で作成したモデルをパーツとして登録することができ、ICAP/4上で扱えます。

* 入力のパラメータは、主にデータシートから得られますが、その他に半導体デバイスシミュレータ等からも抽出できます。また、温度や歩留まりの変化などでのワーストケース、ベストケース等に分けてセーブすることができます。

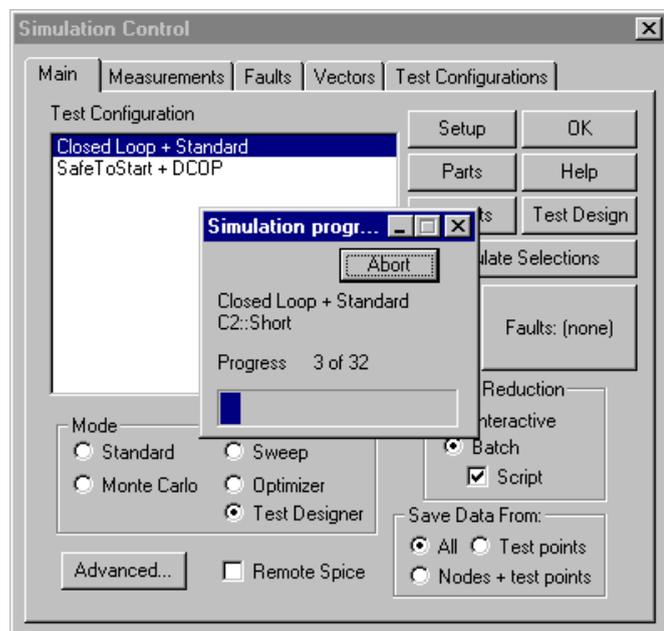
アナログ・デジタル混在回路テストツール **Test Designer**

Intusoft社製 **Test Designer**™はデジアナ混在信号や回路の故障解析、テストプログラムの開発に威力を発揮する製品です。

Test Designer はフロントエンドツールで、多種多様なテスト機器向けに Fault Dictionary とテスト手順情報を作成します。これらの機能は回路シミュレーションを使用します。**Test Designer** は Intusoft 社の Unparallel-SPICE テクノロジーを基に構築されており、さらに故障解析、ストレス解析、製品受入テスト、故障診断に SPICE をベースとした **ICAP/4 Windows**™が解析エンジンとして組み込まれています。

【テストプログラムデザイン】

Test Designer は各回路でのノードの測定値(DC 電圧、RMS、P-P、最大値、立上がり時間、周波数、etc)をユーザが定めたスティミュラスに自動的に記録することができます。**Test Designer** はモンテカルロ法を使用してそれぞれのテスト結果の予測値を計算し、設計者に対して妥当な PASS/FAIL 基準作成の手助けをします。

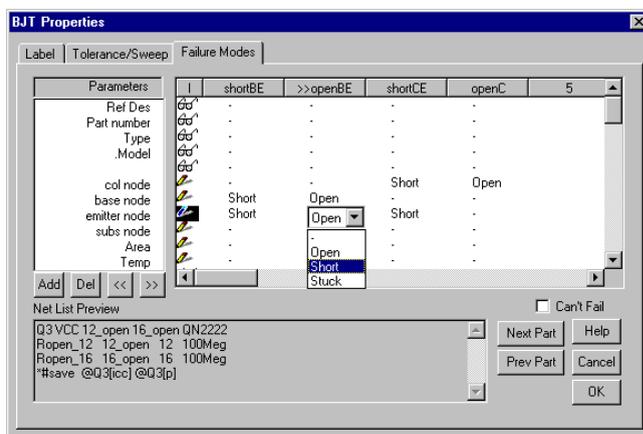


【スティミュラス選択】

ユーザは様々な電圧、電流波形を設定することができます。また事前に定義されている広範囲の電圧、電流スティミュラスから選びだすことも可能です。

【PASS/FAIL 基準定義】

ユーザが最初テスト対象製品に対してテストパラメータを確立すると、PASS/FAIL 範囲が割り当てられます。これらの PASS/FAIL 範囲の数値は固定されたものとなります。またユーザが **Test Designer** を利用してコンポーネントのばらつきを考慮したテストパラメータの期待値の範囲を計算し表示させることができます。ユーザはユニークな機能である [Expand Pass] を使用して PASS/FAIL の上限・下限を環境の変化やテスト条件の変化により変更させることができます。



【テスト検出、認識】

それぞれのテスト定義(パラメータ、スティミュラス、PASS/FAIL 基準)において **Test Designer** は許容範囲を超えた、またはストレスに関する条件[Stress Alarm]に当てはまるすべての故障箇所を認識します。

【故障検出レポート】

Test Designer は下記をレポートします。

- ・ 個別テストで検出された故障箇所
- ・ 個々のテストで検出された選択された故障箇所 (マルチ故障解析の場合)
- ・ すべてのテストで検出された故障箇所
- ・ 検出されなかった故障箇所
- ・ 故障検出率と Ambiguity Group サイズ

【故障箇所と結果の解析】

Test Designer は正常に動いている回路と故障が発生している回路両方の、一部またはすべてのデフォルトとユーザ定義の故障箇所を表示します。

Meter	PK_Pk	Measured	Pass/Fail	Mn	Nonnal	Max
V(1)	475.7u	Pass	393.9u	453.9u	593.9u	
V(11)	12.60m	Pass	12.50m	12.60m	12.70m	
V(12)	0.1587	Fail	0.1559	0.1560	0.1562	
V(13)	10.32m	Fail	10.03m	10.13m	10.23m	
V(16)	0.1565	Fail	0.1536	0.1538	0.1539	
V(17)	0.1521	Fail	0.1492	0.1493	0.1495	
V(18)	44.35m	Fail	43.28m	43.38m	43.48m	
V(19)	210.5n	Fail	394.3u	494.3u	594.3u	
V(20)	48.38u	Pass	-51.61u	48.39u	148.4u	
V(21)	18.80n	Pass	-55.87u	44.13u	144.1u	
V(7)	0.1000	Pass	99.99m	0.1000	0.1001	
V(8)	0.1037	Pass	0.1036	0.1037	0.1038	

Meter	PK_Pk	Measured	Pass/Fail	Mn	Nonnal	Max
V(1)	475.7u	Pass	393.9u	453.9u	593.9u	
V(11)	12.60m	Pass	12.50m	12.60m	12.70m	
V(12)	0.1587	Fail	0.1559	0.1560	0.1562	
V(13)	10.32m	Fail	10.03m	10.13m	10.23m	
V(16)	0.1565	Fail	0.1536	0.1538	0.1539	
V(17)	0.1521	Fail	0.1492	0.1493	0.1495	
V(18)	44.35m	Fail	43.28m	43.38m	43.48m	
V(19)	210.5n	Fail	394.3u	494.3u	594.3u	
V(20)	48.38u	Pass	-51.61u	48.39u	148.4u	
V(21)	18.80n	Pass	-55.87u	44.13u	144.1u	
V(7)	0.1000	Pass	99.99m	0.1000	0.1001	
V(8)	0.1037	Pass	0.1036	0.1037	0.1038	

【テストシナシスと手順】

Test Designer は徹底的なシミュレーションを行って Fault Dictionary をコンパイルします。次にテストの品質により分類されているテストリストを作成するために結果を利用します。ユーザは手動または自動でテストツリーの中にテストを手順化することができます。Ambiguity Groupの結果に添ったそれぞれのテストのために完全なテスト説明書（許容範囲、プローブ箇所、

Test Designer: Fault Tree with Entropy Selection

Group sequence and selection

Sequ.	Test Group	Confir.
X-1	OperatingPoint	Closed L
1	Pk_Pk	Closed L

Fault Tree Structure

```

V(13) lo 16, 17
├── V(11) lo 9, 8
│   ├── V(8) lo 6, 2
│   │   ├── V(1) lo 1, 5
│   │   ├── V(1) hi 5, 4
│   │   └── V(18) lo 3, 2
│   └── V(21) hi 2, 1
├── V(1) hi 8, 8
│   ├── V(12) lo 2, 6
│   └── V(11) lo 1, 1
├── V(11) lo 4, 4
│   ├── V(12) lo 2, 2
│   └── V(1) lo 1, 1
├── V(11) hi 3, 1
└── V(12) hi 2, 1
    
```

Test Description

High Limit = 144.1u
Low Limit = -55.87u
Guard Band = 100.0u

Fail Ambiguity Group: pFail = 0.3333
R14: Open

Pass Ambiguity Group
C3: Short
R12: Open

Test Ambiguity Group
X5: openOut
C3: Open
Q2: openBE
Q2: shortCE
Q3: shortBE

Failure States
safe to start
Binary
Tertiary
Histogram
Vector

96.9 Percent of Failures Detected

Guard Band: 0.5

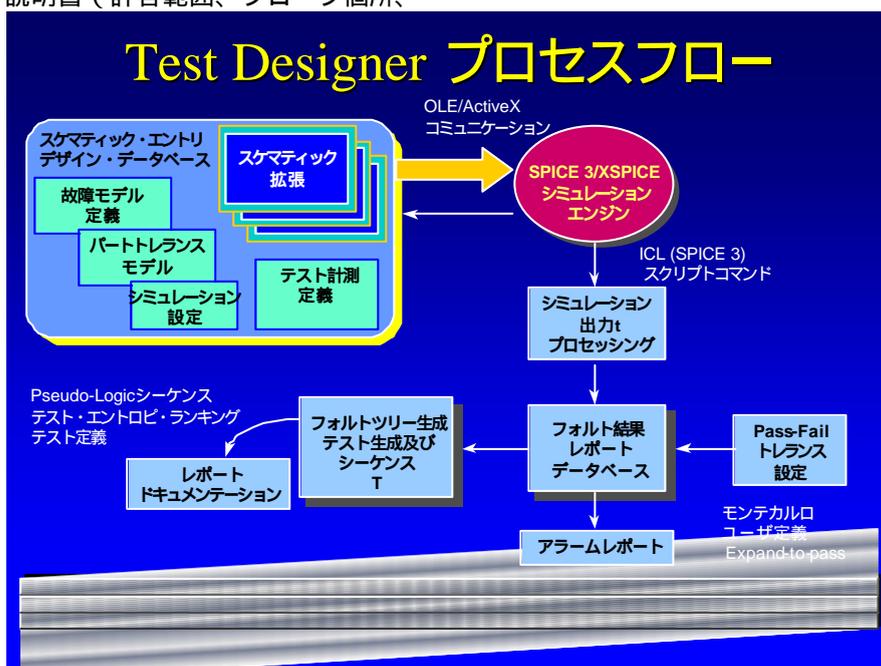
etc) が作成されます。最終結果はユーザのテストで使用される ATE pseudo-code になります。

Test Designer はテストプログラム開発の効率を先例のないほど大幅に改善させます。ユーザが製品開発エンジニアあるいはテストエンジニアであればテスト開発を行う際に **Test Designer** はコスト削減、開発期間短縮、生産性向上に絶大な効果を発揮します。

【製品構成】

Test Designer は次の製品から構成されています。必要な製品、機能はすべてパッケージに入っており、追加購入の必要はありません。

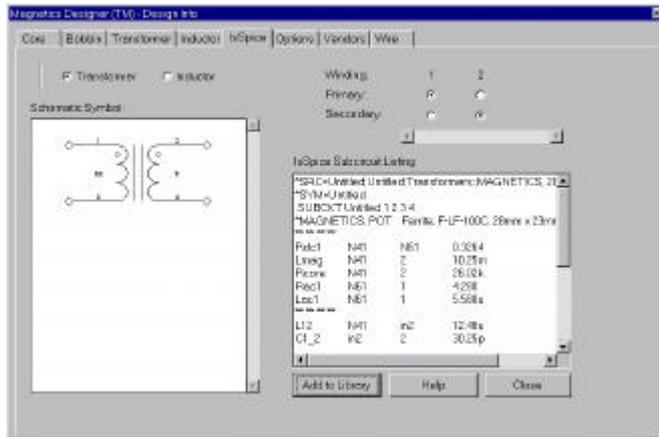
- 1.ICAP/4Window (回路図入力、IsSpice4 Spiceシミュレータ、Waveformアナライザ)
- 2.モデルライブラリ (18,000+、SPICEモデル)
- 3.自動故障解析、SpiceFarm™
- 4.自動設計バリデーション、計測、
- 5.Fault Dictionary
5. テストシーケンス生成
6. テスト結果、ATE Pseudo-code のレポート



SPICE Model Screen

Magnetics Designerは、トランスやインダクタを設計するとパークレイSPICEモデルを作ります。SPICEモデルにはAC/DC抵抗、周波数依存損失、リークインダクタンス、巻線容量が含まれます。

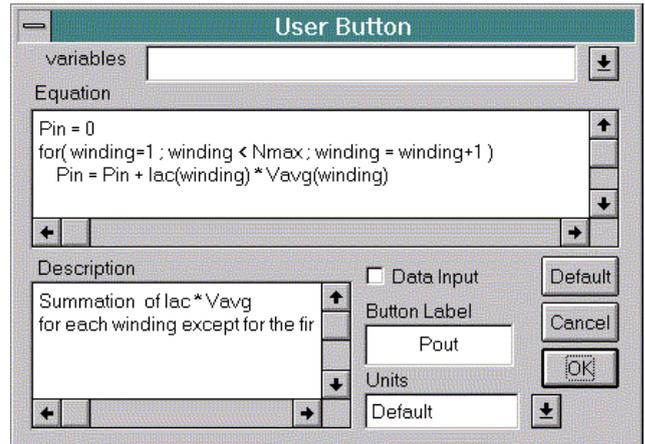
Intusoft(Spice Net)またはOrCAD(Capture)の回路図シンボルが生成されますのでユーザはすぐにシミュレーションに取りかかることができます。



Magnetics Designerはカスタマイズすることができます。Use Buttonの実行内容をユーザが独自に設定できるので、操作性をさらに向上させることができます。

Magnetics Designerには多くのユニークな特徴があり、トランスやインダクタンスの設計に使用した全てのプログラム、履歴をそれぞれ別々に取り扱うことができます。

また磁性材料や構成の詳細を記述した"winding sheet"ファイルを作成し、このファイルは製造部門へE-Mailで転送することもできます。



CORE DATABASE の Material Sheet に記入するパラメーター一覧表

Vendor :コアベンダ

Material:コア製品名

Mu max :透磁率

Br:残留磁束密度(Gauss)

B sat :飽和磁束密度(Gauss)

B1/Bmax :最大磁束密度(Gauss)

MPL :コアの長さ(cm)

Ac :コアとして有効な部分の断面積(cm²)

Core Wt :コア重量(g)

Ac min :最小コアエリア(cm²)

Min gap :最小コアギャップ(cm)

ID :ボビン内径(cm)

Hw :ボビンの高さ(cm)

Lw :ボビンの長さ(cm)

As :表面のエリア(cm²)

MLT :一回当たりの巻き線長さ(cm)

Cost :コスト

Ap :コアとして有効な部分のエリア(cm²)

Vol:コア体積(cm³)

n :AC 抵抗パラメータ

Kp: コア損失(Watt-sec_m/cm²Gaussⁿ)

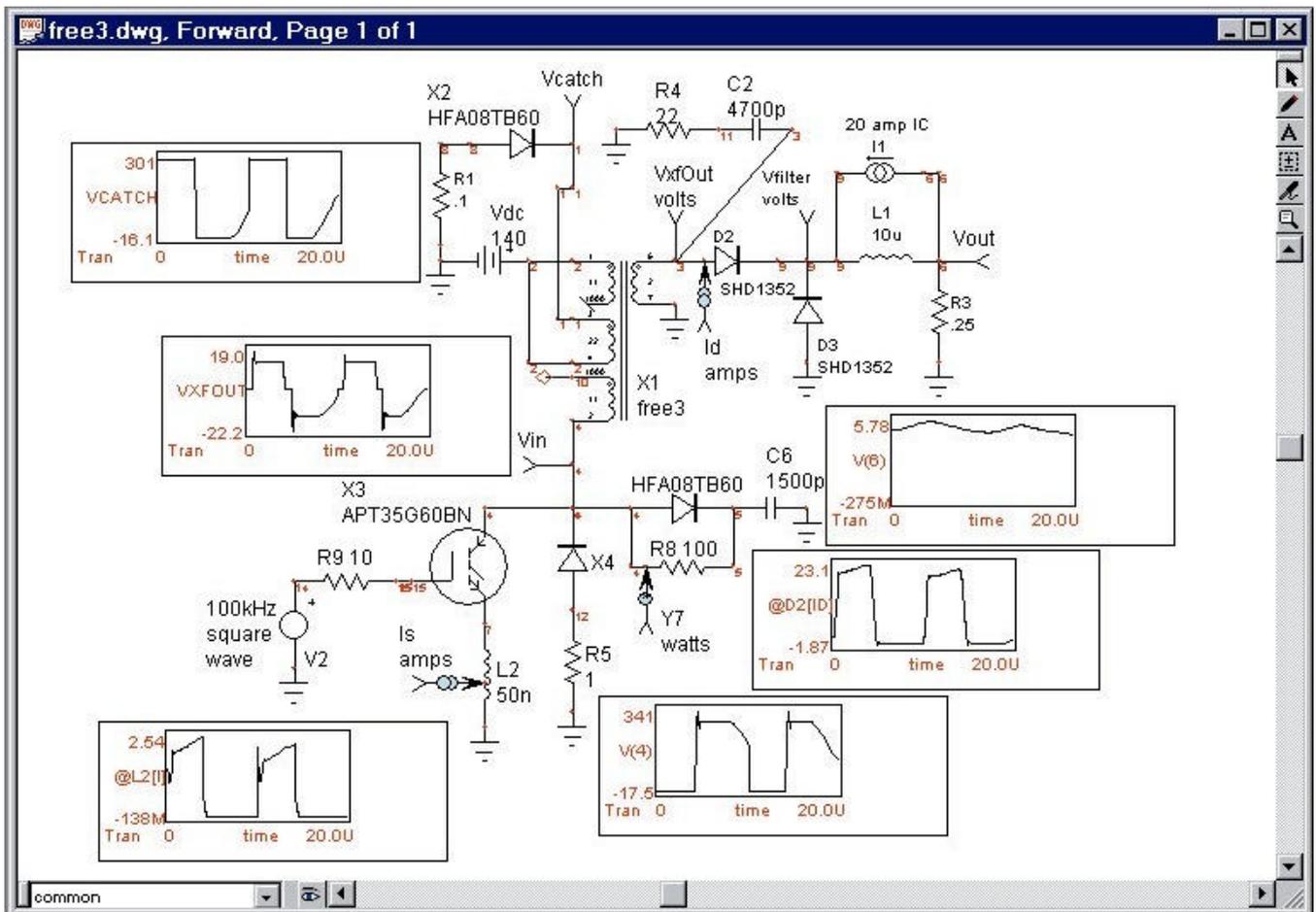
m :コア損失指数

電源回路設計・解析ツール Power Supply Designer

Power Supply Designer は Magnetics Designer、ICAP/4、電源用モデル等を統合し、あらゆる電源回路設計・解析が行えるバンドル製品です。価格的にも構成製品を個々に購入されるより大変お得になっております。

特徴

- ・回路図入力、SPICE シミュレータ、波形解析
- ・回路図上の任意の個所で波形観測
- ・17,000 種類の電源回路及びアナログ、デジタル SPICE モデルライブラリ
- ・PWM、ノンリニア・マグネティックコア、トランス、パワー-MOSFET、モーターコントローラ、レギュレータ
- ・PWMに必要なプロパゲーションディレイ、スイッチングスピード、ドライブ能力、最大デューティサイクル/電流制限等を網羅した本格的モデルライブラリ
- ・Magnetics Designer で作成したトランス、インダクタ、コイルの SPICE モデルをインポートし設計、シミュレーション可能



* 全製品のデモ CD を用意しております。下記までお気軽にお問合せください。

株式会社アイヴィス

〒240-0005 横浜市保土ヶ谷区神戸町134 横浜ビジネスパーク 11F
 TEL:(045)332-5381(代) FAX:(045)332-5391 <http://www.i-vis.co.jp> email: info@i-vis.co.jp

